P :	6.29	9 kg 4. Sa	11.	公告本
01		日期	尤	88.10.29
	案	, it		88118757
	類	Iŋ,ţ.	Cl	HOIL =1/16

448537

A4 C4

	(以上各欄由本局填註)							
		發新	明專利説明書					
	發明 2稱	中文	淺溝渠隔離之製造方法					
	-、發明 名稱 新型	英文						
		姓 名	羅吉進					
	二、 發明 二、創作	國 籍	中華民國					
	創作	住、居所	新竹縣關西鎭東安里 58 號					
三二十二十二十二十二十二十二十二十二十二十二十二十二十二十二十二十二十二十二十		姓 名(名稱)	台灣積體電路製造股份有限公司					
		國 籍	中華民國					
	三、申請人	住、居所(事務所)						
		代表人姓名	張忠謀					
L			1					

)

四、中文發明摘要(發明之名稱: 淺溝渠隔離之製造方法

一種淺溝渠隔離之製造方法,係先在一淺溝渠中,形成一介電層,然後再於淺溝渠的側壁,形成一間隙壁,覆蓋此介電層形成於淺溝渠側壁的部分,同時,使淺溝渠的底部暴露出此介電層,其中,此介電層,對後續填入淺溝渠中之以臭氧與 4-乙烷基-正-矽酸鹽爲反應氣體源,經由化學氣相沉積法所形成的氧化矽而言,提供了相較於間隙壁,沉積速率爲快的表面。

英文發明摘要(發明之名稱:

휯

五、發明說明(|)

本發明是有關於一種積體電路(Integrated Circuits, IC)元件隔離(Isolation)之製造方法,且特別是有關於一種淺溝渠隔離(Shallow Trench Isolation, STI)之製造方法。

一完整的積體電路,通常是由成千上萬個金氧半導體 (Metal Oxide Semiconductor, MOS)電晶體(Transistor) 所組成,為防止這些相鄰的電晶體間發生短路的現象,因此必須在相鄰的電晶體間加入用以電性隔絕的隔離結構。

傳統半導體製程所使用的隔離結構爲場氧化層 (Field Oxide, FOX),其形成方法係使用區域氧化法(Local Oxidation, LOCOS),然而,由於區域氧化法所形成之場氧化層存在著多項缺點,包括應力產生之相關問題,以及隔離結構周圍鳥嘴區(Bird's Beak)之形成等,特別是鳥嘴區的形成,導致在尺寸逐漸縮小的元件製造上,此種場氧化層隔離結構已不能提供有效的隔離效果。

爲因應元件臨界尺寸(Critical Dimension, CD)逐漸縮小的趨勢,在微小尺寸下具有良好隔離效果的淺溝渠隔離結構,成了深次微米(Deep Sub Micron)製程主要的隔離結構。

第 1 A 至 1 C 圖 係 繪 示 傳 統 淺 溝 渠 隔 離 結 構 之 製 造 流 程 剖 面 示 意 圖 。

請參照第 1A 圖, 首先在基底 100 的表面依序形成一 墊氧化層(Pad Oxide)102 以及一罩幕層 104, 然後利用一

五、發明說明(2)

21wf.doc/006

微影蝕刻(Photo Lithography & Etching)製程,以在基底 100 中定義出一淺溝渠 106,其中,此墊氧化層 102 形成所使用的方法為熱氧化法(Thermal Oxidation)。

接著,於淺溝渠 106 中所暴露出的基底 100 表面形成一襯氧化層(Liner Oxide)108,此襯氧化層 108 形成所使用的方法爲熱氧化法。

請參照第 1B 圖,然後形成一氧化層 110 填滿淺溝渠 106,此氧化層 110 填滿淺溝渠 106 所使用的方法,係先形成一氧化層(圖未示)覆蓋罩幕層 104,同時並填滿淺溝渠 106,接著再以化學機械研磨法(Chemical Mechanical Polishing),將覆蓋在罩幕層 104表面之氧化層去除。

此氧化層 110 的形成,是以臭氧(Ozone,Oz)與 4-乙烷基-正-矽酸鹽(Tetra-Ethyl-Ortho-Silicate, TEOS)為反應氣體源,經由化學氣相沉積法(Chemical Vapor Deposition, CVD)而製成。

請參照第 1C 圖,接著將第 1B 圖中所示之墊氧化層 102 與罩幕層 104 去除,則淺溝渠隔離結構製造完成,此墊氧化層 102 與罩幕層 104 去除所使用之方式爲濕式蝕刻法。

然而,由於淺溝渠具有一定的高寬比(Aspect Ratio, AR),即淺溝渠之深度具有較淺溝渠之寬度爲大的尺寸,因此,當元件臨界尺寸持續縮小時,氧化層填入淺溝渠的困難度亦增加。

尤其,當填入淺溝渠之氧化層是以臭氧與 4-乙烷基-

五、發明說明(3)

正-矽酸鹽爲反應氣體源,經由化學氣相沉積法所形成時,由於以此種方式所形成之氧化層,其在淺溝渠側壁與底部之沉積速率約略相同,而淺溝渠具有一定的高寬比,因此易導致氧化層在填滿淺溝渠之後,於淺溝渠中產生空孔(Void)或接合縫隙(Seam)。

因此本發明就是在提供一種淺溝渠隔離之製造方法,用以解決習知在具有一定高寬比的淺溝渠中填入氧化層後,於淺溝渠中產生空孔或接合縫隙的問題。

本發明係先在一淺溝渠中,形成一介電層,然後再於

五、發明說明(4)

淺溝渠的側壁,形成一間隙壁,覆蓋此介電層形成於淺溝渠側壁的部分,同時,使淺溝渠的底部暴露出此介電層,其中,此介電層,對後續填入淺溝渠中之以臭氧與 4-乙烷基-正-矽酸鹽爲反應氣體源,經由化學氣相沉積法所形成的氧化矽而言,提供了相較於間隙壁,沉積速率爲快的表面。

本發明由於在淺溝渠的側壁,提供對以臭氧與 4-乙烷基-正-矽酸鹽爲反應氣體源,經由化學氣相沉積法所形成的氧化矽而言,沉積速率較慢的環境,而在淺溝渠的底部,提供對以臭氧與 4-乙烷基-正-矽酸鹽爲反應氣體源,經由化學氣相沉積法所形成的氧化矽而言,沉積速率較快的環境,因此,即使淺溝渠的高寬比因元件尺寸逐漸縮小而增大,在以臭氧與 4-乙烷基-正-矽酸鹽爲反應氣體源,經由化學氣相沉積法所形成的氧化矽,填入淺溝渠的過程中,不易在淺溝渠中形成空孔或接合縫隙的情形。

為讓本發明之上述和其他目的、特徵、和優點能更明顯易懂,下文特舉一較佳實施例,並配合所附圖式,作詳細說明如下:

圖式之簡單說明:

第 1 A 至 1 C 圖係繪示傳統淺溝渠隔離結構之製造流程 剖面示意圖;以及

第 2A 至 2E 圖係繪示依據本發明較佳實施例之一種淺 溝渠隔離結構之製造流程剖面示意圖。

其中,各圖標號與構件名稱之關係如下:

濟部 智 港財 產局員工消 費合作

五、發明說明(5)

100、200:基底

102、202: 墊氧化層

104、204: 罩幕層

106、206: 淺 溝 渠

108、208: 襯 氧 化 層

110: 氧化層

210、210a、212、216、216a:介電層

214、214a:間隙壁

實施例

第 2A 至 2E 圖係繪示依據本發明較佳實施例之一種淺 溝渠隔離結構之製造流程剖面示意圖。

請先閱讀背面之注意事項再填寫本頁

請參照第 2A 圖, 首先在基底 200 的表面依序形成一 墊氧化層 202 以及一罩幕層 204,然後利用一微影蝕刻製 程,以在基底 200 中定義出一淺溝渠 206。

其中,此墊氧化層 202 形成所使用的方法,譬如是熱 氧化法,其厚度譬如約略為 100至 300埃(Angstrom),而 罩幕層 204 所使用的材料譬如是氮化砂,其形成所使用的 方法,譬如是化學氣相沉積法,其厚度譬如約略爲 1500 至 2000 埃,至於經微影蝕刻製程而形成的淺溝渠 206,其 深度則譬如約略爲 3000 至 5000 埃。

接著,於淺溝渠 206 中所暴露出的基底 200 表面形成 一襯氧化層 208,此襯氧化層 208 形成所使用的方法,譬 如是爲熱氧化法,其厚度譬如約略爲 100 至 250 埃。

請參照第 2B 圖, 然後形成一介電層 210, 共形地覆

印製

五、發明說明(6)

蓋罩幕層 204 與淺溝渠 206 中的襯氧化層 208。

此介電層 210 所使用的材料,必須是對以臭氧與 4-乙烷基-正-矽酸鹽爲反應氣體源,經由化學氣相沉積法所形成的氧化矽而言,是具有疏水(Hydrophobic)的特性,亦即,以臭氧與 4-乙烷基-正-矽酸鹽爲反應氣體源所形成的氧化矽,在此介電層 210 的表面具有較快的沉積速率。

因此,此介電層 210 所使用的材料,譬如是氧化矽, 其形成所使用的方法,譬如是以矽甲烷(Silane)和氧氣為 氣體源,經由電漿加強化學氣相沉積法(Plasma Enhanced Chemical Vapor Deposition, PECVD)而形成的。

接著,再形成一介電層 212 共形地覆蓋介電層 210。 此介電層 212 所使用的材料,必須是對以臭氧與 4-乙烷基-正-矽酸鹽爲反應氣體源,經由化學氣相沉積法所 形成的氧化矽而言,是具有親水(Hydrophilic)的特性, 亦即,以臭氧與 4-乙烷基-正-矽酸鹽爲反應氣體源所形成 的氧化矽,在此介電層 212 的表面具有較慢的沉積速率。

因此,此介電層 212 所使用的材料,譬如是氮化矽, 其形成所使用的方法,譬如是電漿加強化學氣相沉積法。

請參照第 2C 圖, 然後以介電層 210 爲蝕刻終止層, 進行一回蝕刻製程,以使介電層 212 在淺溝渠 206 的側壁,形成間隙壁(Spacer)214,並在淺溝渠 206 的底部, 暴露出介電層 210。

形成此間隙壁 214 所使用的回蝕刻製程,譬如是以反應性離子蝕刻法(Reactive Ion Etching)來完成。

五、發明說明(7)

請參照第 2D 圖,接著,形成一介電層 216 覆蓋介電層 210 與間隙壁 214,此介電層 216 將同時塡滿淺溝渠 206,此介電層 216 所使用的厚度譬如約略爲 6000 至 15000 埃。

其中,介電層 216 所使用的材料,是以臭氧與 4-乙烷基-正-矽酸鹽為反應氣體源,經由化學氣相沉積法所形成的氧化矽,其中,較佳化學氣相沉積法,譬如是次常壓化學氣相沉積法(Sub-Atmospheric Chemical Vapor Deposition, SACVD)。

由於淺溝渠 206 的底部所暴露出的,是對以臭氧與 4-乙烷基-正-矽酸鹽為反應氣體源,經由化學氣相沉積法所形成的介電層 216 而言,具有較快沉積速率的介電層 210,而形成於淺溝渠 206 側壁的,是對以臭氧與 4-乙烷基-正-矽酸鹽為反應氣體源,經由化學氣相沉積法所形成的介電層 216 而言,具有較慢沉積速率的間隙壁 214,因此,在介電層 216 的形成過程中,淺溝渠 206 的底部與側壁展現了兩種不同的沉積環境,亦即,介電層 216 將在介電層 210 的表面(即淺溝渠 206 的底部),以較在間隙壁 214 的表面(即淺溝渠 206 的底部),以較在間隙壁 214 的表面(即淺溝渠 206 的底部向上形成,而較不傾向於由淺溝渠 206 的側壁向淺溝渠 206 中央形成,致使介電層 216 在淺溝渠 206 中,不易產生空孔與接合縫隙。

請參照第 2E 圖,然後,對介電層 216 進行一平坦化 製程(Planarization),將覆蓋在罩幕層 204 表面之介電

EP

五、發明說明(分)

層 216 與介電層 210 的部分去除,此去除覆蓋在罩幕層 204 表面之介電層 216 與介電層 210 所使用的方法,譬如是以罩幕層 204 爲研磨終止層,進行一化學機械研磨製程。

接著,將墊氧化層 202 與罩幕層 204 去除,同時,介電層 210 與間隙壁 214,將變成介電層 210a 與間隙壁 214a,而介電層 216 將只剩下填於淺溝渠 206 中之介電層 216a,此墊氧化層 202 與罩幕層 204 去除所使用之方式,譬如是濕式蝕刻法。

本發明係先在一淺溝渠中,形成一介電層,然後再於 淺溝渠的側壁,形成一間隙壁,覆蓋此介電層形成於淺溝 渠側壁的部分,同時,使淺溝渠的底部暴露出此介電層, 其中,此介電層,對後續塡入淺溝渠中之以臭氧與 4-乙烷 基-正-矽酸鹽爲反應氣體源,經由化學氣相沉積法所形成 的氧化矽而言,提供了相較於間隙壁,沉積速率爲快的表 面。

本發明由於在淺溝渠的側壁,提供對以臭氧與 4-乙 烷基-正-矽酸鹽爲反應氣體源,經由化學氣相沉積法所形 成的氧化矽而言,沉積速率較慢的環境,而在淺溝渠的底 部,提供對以臭氧與 4-乙烷基-正-矽酸鹽爲反應氣體源, 經由化學氣相沉積法所形成的氧化矽而言,沉積速率較快 的環境,因此,即使淺溝渠的高寬比因元件尺寸逐漸縮小 而增大,在以臭氧與 4-乙烷基-正-矽酸鹽爲反應氣體源, 經由化學氣相沉積法所形成的氧化矽,填入淺溝渠的過程 中,不易在淺溝渠中形成空孔或接合縫隙的情形。 五、發明說明(9)

雖然本發明已以一較佳實施例揭露如上,然其並非用以限定本發明,任何熟習此技藝者,在不脫離本發明之精神和範圍內,當可作各種之更動與潤飾,因此本發明之保護範圍當視後附之申請專利範圍所界定者爲準。

六、申請專利範圍

1.一種淺溝渠隔離之製造方法,包括:

提供一基底:

形成一墊氧化層覆蓋該基底;

形成一罩幕層覆蓋該墊氧化層;

進行一微影蝕刻製程,以在該基底中形成一淺溝渠;

請先閱讀背面之注意事項再填寫本頁

形成一襯氧化層於該淺溝渠周圍之該基底表面;

形成一第一介電層覆蓋該罩幕層與該襯氧化層;

形成一第二介電層覆蓋該第一介電層;

對該第二介電層進行一回蝕刻製程,以形成一間隙壁,覆蓋該淺溝渠之側壁,同時使形成於該淺溝渠底部表面之該第一介電層裸露出來;

形成以臭氧與 4-乙烷基-正-矽酸鹽爲反應氣體源,經由一化學氣相沉積法所形成的一氧化矽層,覆蓋該第一介電層與該間隙壁,並填滿該淺溝渠,該氧化矽層在該第一介電層表面的沉積速率,較在該間隙壁表面的沉積速率爲快;

進行一平坦化製程,以將形成於該罩幕層表面之該氧 化矽層與該第一介電層去除;

去除該罩幕層;以及

去除該墊氧化層。

- 2 如申請專利範圍第 1 項所述之淺溝渠隔離之製造 方法,其中形成該罩幕層所使用的材料包括氮化矽。
- 3.如申請專利範圍第 1 項所述之淺溝渠隔離之製造方法,其中該第一介電層所使用的材料包括以矽甲烷與氧

六、申請專利範圍

氣 爲 氣 體 源 , 經 由 電 漿 加 強 化 學 氣 相 沉 積 法 而 形 成 的 氧 化 矽 。

- 4.如申請專利範圍第 1 項所述之淺溝渠隔離之製造方法,其中該第二介電層所使用的材料包括氮化矽。
- 5 如申請專利範圍第 1 項所述之淺溝渠隔離之製造方法,其中該回蝕刻製程所使用的方法包括反應性離子蝕刻法。
- 6.如申請專利範圍第 1 項所述之淺溝渠隔離之製造 方法,其中該化學氣相沉積法包括次常壓化學氣相沉積 法。
- 7.如申請專利範圍第 1 項所述之淺溝渠隔離之製造方法,其中該平坦化製程所使用的方法包括化學機械研磨法。
 - 8. 一種淺溝渠隔離之製造方法,包括:

提供一基底;

形成一墊氧化層覆蓋該基底;

形成一罩幕層覆蓋該墊氧化層;

進行一微影蝕刻製程,以在該基底中形成一淺溝渠;

形成一襯氧化層於該淺溝渠周圍之該基底表面;

形成一以矽甲烷與氧氣爲氣體源,經由電漿加強化學 氣相沉積法而形成的氧化矽層,覆蓋該罩幕層與該襯氧化 層;

形成一氮化矽層覆蓋該以矽甲烷與氧氣爲氣體源,經 由電漿加強化學氣相沉積法而形成的氧化矽層;

粄

六、申請專利範圍

對該氮化矽層進行一回蝕刻製程,以形成一間隙壁, 覆蓋該淺溝渠之側壁,同時使形成於該淺溝渠底部表面之 該以矽甲烷與氧氣爲氣體源,經由電漿加強化學氣相沉積 法而形成的氧化矽層裸露出來;

形成一以臭氧與 4-乙烷基-正-矽酸鹽爲反應氣體源,經由次常壓化學氣相沉積法所形成的氧化矽層,覆蓋該以矽甲烷與氧氣爲氣體源,經由電漿加強化學氣相沉積法而形成的氧化矽層,與該間隙壁,並塡滿該淺溝渠,該以臭氧與 4-乙烷基-正-矽酸鹽爲反應氣體源,經由次常壓化學氣相沉積法所形成的氧化矽層,在該以矽甲烷與氧氣爲氣體源,經由電漿加強化學氣相沉積法而形成的氧化矽層表面的沉積速率,較在該間隙壁表面的沉積速率爲快;

進行一平坦化製程,以將形成於該罩幕層表面之該以 臭氧與 4-乙烷基-正-矽酸鹽爲反應氣體源,經由次常壓化 學氣相沉積法所形成的氧化矽層,與該以矽甲烷與氧氣爲 氣體源,經由電漿加強化學氣相沉積法而形成的氧化矽層 去除;

去除該罩幕層;以及

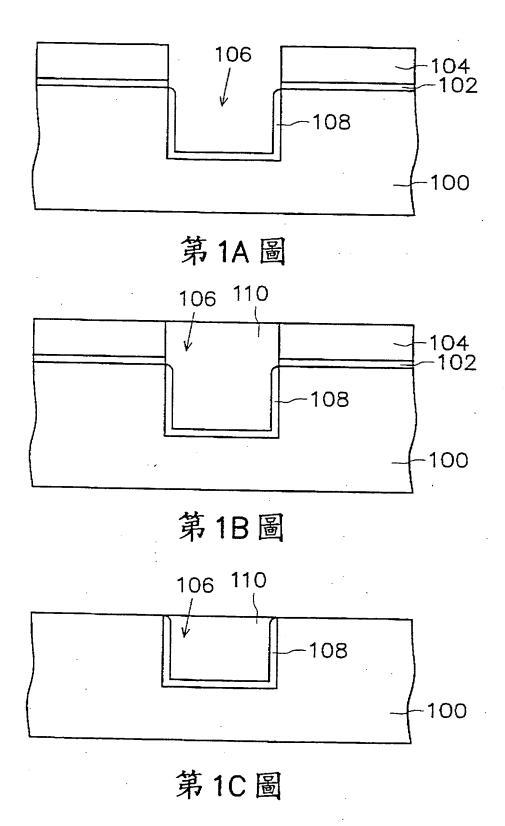
去除該墊氧化層。

- 9.如申請專利範圍第 8 項所述之淺溝渠隔離之製造方法,其中形成該罩幕層所使用的材料包括氮化矽。
- 10.如申請專利範圍第8項所述之淺溝渠隔離之製造方法,其中該回蝕刻製程所使用的方法包括反應性離子蝕刻法。

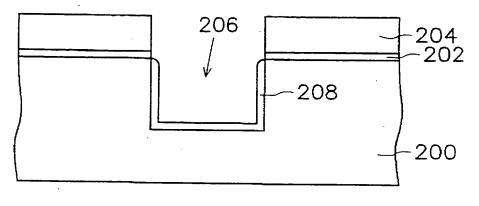
六、申請專利範圍

11.如申請專利範圍第 8 項所述之淺溝渠隔離之製造方法,其中該平坦化製程所使用的方法包括化學機械研磨法。

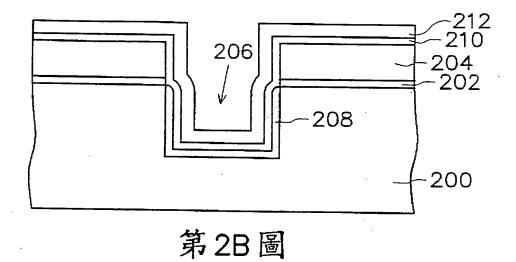
5252TW

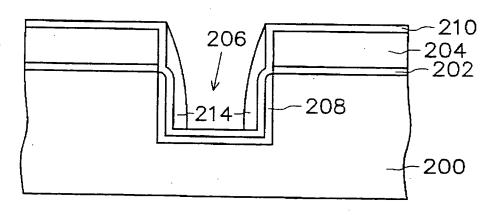


5252TW



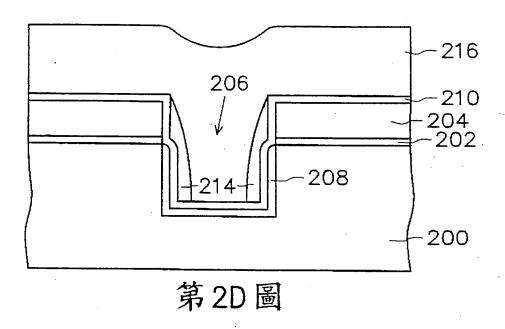
第2A圖

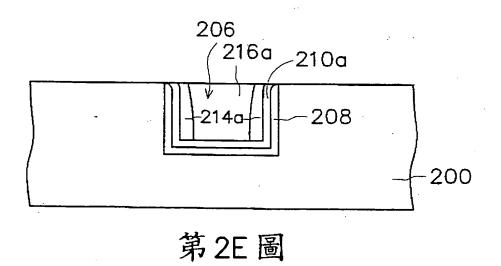




第2C圖

5252TW





This Page is Inserted by IFW Indexing and Scanning Operations and is not part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

BLACK BORDERS

IMAGE CUT OFF AT TOP, BOTTOM OR SIDES

FADED TEXT OR DRAWING

BLURRED OR ILLEGIBLE TEXT OR DRAWING

SKEWED/SLANTED IMAGES

COLOR OR BLACK AND WHITE PHOTOGRAPHS

GRAY SCALE DOCUMENTS

LINES OR MARKS ON ORIGINAL DOCUMENT

REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.